

⑩ 日本国特許庁 (JP)
⑫ 公開特許公報 (A)

⑪ 特許出願公開
昭57-15516

① Int. Cl.³
H 03 H 7/01

識別記号

庁内整理番号
7439-5 J

③ 公開 昭和57年(1982)1月26日

発明の数 1
審査請求 未請求

(全 3 頁)

⑭ ローパスフィルタ

② 特 願 昭55-91163

② 出 願 昭55(1980)7月1日

② 発 明 者 岡田東亜

尼崎市南清水字中野80番地三菱

電機株式会社通信機製作所内

① 出 願 人 三菱電機株式会社

東京都千代田区丸の内2丁目2
番3号

② 代 理 人 弁理士 葛野信一 外1名

Best Available Copy

明 細 書

1. 発明の名称

ローパスフィルタ

2. 特許請求の範囲

入力信号を積分しかつサンプルアンドホールドする第1の積分型サンプルアンドホールド回路と、上記入力信号と上記第1の積分型サンプルアンドホールド回路の出力との差をとる差演算器と、この差演算器の出力を積分しかつサンプルアンドホールドする第2の積分型サンプルアンドホールド回路と、上記第1、第2の積分型サンプルアンドホールド回路の出力の和をとる加算器とを備えたことを特徴とするローパスフィルタ。

3. 発明の詳細な説明

この発明は、信号に含まれているリップル雑音を除去するためのローパスフィルタに関するものである。

従来この種の装置として第1図(a)および(b)に示すものがあつた。第1図(a)において(1)は抵抗(1R)とコンデンサ(1C)とからなる積分器であり、これ

は最も簡単なローパスフィルタである。また同図(b)において(1)'は積分器、(2)はサンプラ、(3)はホールド器(または保持器)である。上記積分器(1)'は一般には能動素子で構成された積分器であり、積分値を零にするリセット入力Rを有する。

次に動作について説明する。入力信号 e_i は第3図(a)に示すようにリップル性の雑音を有し、これらを除去するために、第1図(a)のローパスフィルタ(1)または第1図(b)の積分型サンプルアンドホールド回路が用いられている。

第3図(a)は第1図(b)の入力信号 e_i および出力信号 e_o の波形を示し、同図(b)は第1図(b)の積分器(1)'が積分を行なう期間を示し、同図(c)は上記積分器(1)'にリセット信号が加えられる期間を示し、同図(d)はサンプラ(2)がサンプル動作を行なうタイミングを示す。

第1図(b)の回路の動作について、第3図を用いて説明する。入力信号 e_i は第3図(b)に示す時間 T_1 の間積分され、時間 T_1 の最後にサンプラ(2)が動作して積分結果がホールド回路(3)へ伝達される。そ

(1)

(2)

特開昭57- 15516(2)

リセット回路(図示せず)が時間 T_2 の間動作して積分器(1)をリセットした後再び次の積分が行なわれる。この結果出力信号 e_0 が得られる。

これらを式であらわすと、今時刻 t を

$$(n-1)T \leq t < nT \quad (1)$$

とすると、入力信号 e_i と出力信号 e_0 との関係は

$$e_0(nT) = \int_{(n-1)T}^{nT} e_i(t) dt \quad (2)$$

従って $(n-1)T \leq t < nT$ の間の出力は

$$e_0(t) = e_0(nT - T) \quad (3)$$

となる。

従来の積分型ローパスフィルタは以上のように構成されていたので、積分値をリセットする期間データをとり込めないため、リセット時間を短くすることが必要であり、したがって、くり返し周期を小さくすることができず、また出力信号誤差が大きいなどの欠点があった。

この発明は上記のような従来のものの欠点を除去するためになされたもので、入力信号 e_i に対する積分型サンプルアンドホールド回路の出力信号

(3)

(4)の出力 e_{01} と入力信号 e_i との差を差演算器(4)でとり、これを第2の積分型サンプルアンドホールド回路(5)で積分およびサンプルアンドホールドし、上記両サンプルアンドホールド回路(4)(5)の出力 e_{01} 、 e_{02} の和演算を加算器(5)で実施し、出力 e_0 を得る。

第1のサンプルアンドホールド回路(4)の出力 e_{01} は

$$e_{01}(nT) = \int_{(n-1)T}^{nT} A e_i(t) dt = A e_0(nT) \quad (4)$$

ここで A は負の定数である。一方第2のサンプルアンドホールド回路(5)の出力 e_{02} は

$$e_{02}(nT) = \int_{(n-1)T}^{nT} B \{e_i(t) - e_{01}(nT - T)\} dt \quad (5)$$

ここで B は正の定数である。ところで $nT - T \leq t < nT$ では

$$e_{01}(t) = e_{01}(nT - T) \quad (6)$$

従って(3)(4)及び(5)式より

$$\begin{aligned} e_0(nT) &= e_{01}(nT) + e_{02}(nT) \\ &= A e_0(nT) + B e_0(nT) - B \cdot T \cdot A e_0(nT - T) \end{aligned} \quad (7)$$

となる。ここで一般に $T \ll 1$ であるから

(5)

と、上記入力信号とこの出力信号との差をとりこれを積分しサンプルアンドホールドして得た信号との和を出力信号とすることにより、精度のよい高速のローパスフィルタを提供することを目的としている。

以下、この発明の一実施例を図について説明する。

第2図において(1)(2)(3)は第1図と同じ積分器、サンプラおよびホールド器であり、(4)は入力信号 e_i を積分しサンプルアンドホールドする第1の積分型サンプルアンドホールド回路、(5)は入力信号 e_i と第1の積分型サンプルアンドホールド回路(4)の出力 e_{01} との差をとる差演算器、(6)は差演算器(4)の出力を積分しサンプルアンドホールドする第2の積分型サンプルアンドホールド回路、(7)は両積分型サンプルアンドホールド回路(4)(5)の出力 e_{01} 、 e_{02} の和をとる加算器である。

次に動作について説明する。

入力信号 e_i を積分しサンプルアンドホールドして得た第1の積分型サンプルアンドホールド回路

(4)

$$A + B \approx 1$$

となり、個々の積分利得を1以下にすることとなり、積分利得が小さければリセットに要する時間は短かくて済むので、リセット時間を短縮できることになる。

なお、上記実施例では第1のサンプルアンドホールド回路(4)と第2のサンプルアンドホールド回路(5)のサンプル間隔は同間隔としているが、これは同間隔とせず、第1のサンプルアンドホールド回路(4)のサンプル間隔 T_{s1} と第2のサンプルアンドホールド回路(5)のサンプル間隔 T_{s2} とを

$$T_{s1} > T_{s2}$$

とすることにより、より安定したノイズに強いローパスフィルタが構成できる。

また、上記実施例は積分型サンプルアンドホールド回路(4)(5)の2系列構成であるが、これらを n 、 m 系列にした構成とすることにより、遅れ時間を小さくすることができる。

以上のように、この発明によれば、積分型サンプルアンドホールドによるローパスフィルタを、第1の

(6)

第 1 図

サンプルアンドホールド回路の出力と、その出力信号と入力信号との差を積分サンプルホールドした第2のサンプルアンドホールド回路の出力との和を出力とするように構成したので、精度のよい、かつ遅れ時間の小さいローパスフィルタが得られる効果がある。

4. 図面の簡単な説明

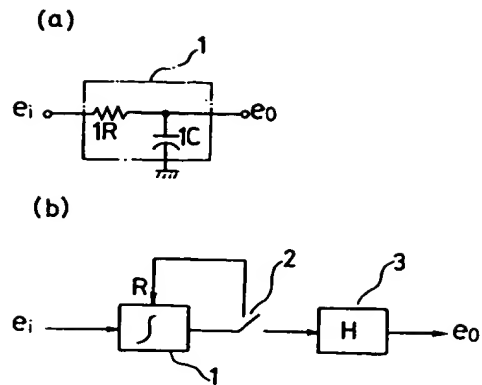
第1図(a)(b)はともに従来のローパスフィルタの回路図、第2図はこの発明の一実施例によるローパスフィルタの回路図、第3図は積分型サンプルホールドを用いたローパスフィルタの動作原理を示す図である。

(a) …第1の積分型サンプルアンドホールド回路、
(b) …第2の積分型サンプルアンドホールド回路、
(4) …差演算器、(5) …加算器。

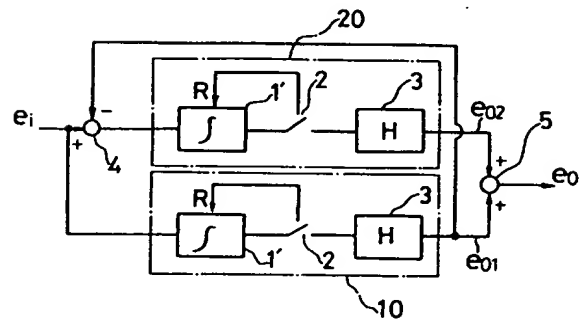
なお、図中同一符号は同一又は相当部分を示す。

代理人 葛 野 信 一

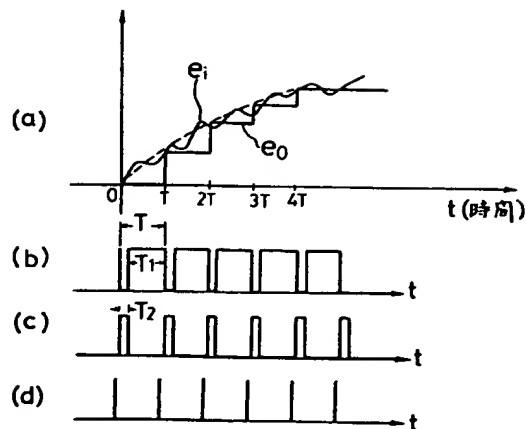
(7)



第 2 図



第 3 図



Best Available Copy